

КОМП'ЮТЕРНІ Й ІНФОРМАЦІЙНІ МЕРЕЖІ І СИСТЕМИ

АВТОМАТИЗАЦІЯ ВИРОБНИЦТВА

COMPUTER AND INFORMATION NETWORKS AND SYSTEMS

MANUFACTURING AUTOMATION

УДК 004.052

Ю.В. Дрозд, канд. техн. наук, доц.,
А.В. Дрозд, д-р техн. наук, проф.,
Н.А. Кузнецов, магистр,
Одес. нац. политехн. ун-т

ЕСТЕСТВЕННЫЕ РЕСУРСЫ КОМПЬЮТЕРНЫХ СИСТЕМ НА БАЗЕ FPGA

Ю.В. Дрозд, О.В. Дрозд, М.О. Кузнецов. **Природні ресурси комп'ютерних систем на базі FPGA.** Розглядаються особливості організації й функціонування цифрових компонентів комп'ютерних систем, побудованих на FPGA. Аналізуються переваги таких проектів, як результат багаторівневого використання методу заготовки результатів. Виявлено природні ресурси FPGA-проектів, що активовані даним методом. Показано використання виявлених природних ресурсів для маскування несправностей мікросхем і підвищення достовірності результатів, що обчислюються.

Ключові слова: FPGA, комп'ютерна система, цифровий компонент, метод заготовки результатів, природні ресурси, маскування несправностей, достовірність результатів.

Ю.В. Дрозд, А.В. Дрозд, Н.А. Кузнецов. **Естественные ресурсы компьютерных систем на базе FPGA.** Рассматриваются особенности организации и функционирования цифровых компонентов компьютерных систем, построенных на FPGA. Анализируются достоинства таких проектов, как результат многоуровневого использования метода заготовки результатов. Выявлены естественные ресурсы FPGA-проектов, активированные данным методом. Показано использование выявленных естественных ресурсов для маскирования неисправностей микросхем и повышения достоверности вычисляемых результатов.

Ключевые слова: FPGA, компьютерная система, цифровой компонент, метод заготовки результатов, естественные ресурсы, маскирование неисправностей, достоверность результатов.

Yu.V. Drozd, A.V. Drozd, N.A. Kuznetsov. **Natural resources of computer systems based on FPGA.** The particularities in both organization and functioning of the digital components of computer systems built on FPGA are considered. Advantages of such projects as a result of multilevel use of a method of the result preparation are analyzed. The FPGA-projects natural resources activated by the given method are detected. The use of the detected natural resources for both masking the faults of chips and raising reliability of the calculated results is shown.

Keywords: FPGA, computer system, digital component, method of the result preparation, natural resources, masking the faults, reliability of the results.

Моделі, методи і средства, составляющие целевые ресурсы для решения задач синтеза и анализа, в частности, проектирования и диагностики компьютерных систем и их компонентов,

развиваются, структурируясь под особенности окружающего мира, его параллелизм и приближенность. Это в полной мере можно отнести и к задачам проектирования цифровых компонентов современных компьютерных систем на программируемых логических интегральных схемах (Field Programmable Gate Arrays — FPGA) с LUT-ориентированной архитектурой, в основе которого лежит использование моделей, методов и средств выполнения параллельных и приближенных вычислений [1]. Среди ресурсов выделяется метод заготовки результатов, отражающий особенности мирового развития информационных и компьютерных технологий, проявляющиеся в повышении уровня параллелизма и приближенности получаемых решений. Это можно проследить на примере развития персональных компьютеров, которые прошли путь от организации последовательно-параллельных вычислений к параллельным. Аппаратная поддержка обработки приближенных данных получила развитие от сопроцессоров необязательной поставки к использованию множеств внутренних конвейеров с плавающей точкой в составе центрального процессора и многих тысяч таких конвейеров в структуре графического процессора [2].

Метод заготовки результатов дает уникальные возможности совмещения процессов решения задачи, не обеспечиваемые другими методами распараллеливания, такими как матричный или конвейерный, позволяя начать решение задачи до прихода всех ее исходных данных, т.е. одновременно (параллельно) с их формированием. Это определяет приближенный путь решения задачи, характеризуемый получением сначала “нечеткого” решения, представленного множеством возможных результатов, по которым с приходом недостающих данных выбирается один [3].

Проектирование цифровых компонентов компьютерных систем на FPGA является примером многоуровневого применения метода: микросхема FPGA изначально является заготовкой под множество проектов систем (далее — FPGA-проектов), а после программирования для выполнения конкретного содержит в таблицах запоминающих устройств (Look-Up Table — LUT) заготовки результатов, выполненные для различных входных данных. Кроме того, наиболее простая и быстрая реализация (по половине разрядов адреса) реализация запоминающего устройства, выполняемая по архитектуре 2,5 D, также является примером применения метода. Схема дешифрации адреса упрощается многократно, и эта кратность с ростом разрядности n адреса стремительно повышается, достигая, например, для $n = 12$ и $n = 16$ соответственно значения 21 и 85 [4].

Вписывание FPGA-проектов в реалии мирового развития, т.е. повышение уровня параллелизма и приближенности решений, придает им особенности, обеспечивающие на высоком уровне множество важнейших характеристик: производительность вычислений и достоверность их результатов, универсальность и гибкость решений, оперативность проектирования и технологичность производства. При этом самым значимым является факт сочетания достигаемых уровней, свидетельствующий об их взаимной непротиворечивости.

Отмеченные достоинства объясняют широкий круг задач, решаемых с использованием FPGA-проектов. Важное место занимают информационные управляющие компьютерные системы критического применения, которые обеспечивают безопасность объектов повышенного риска в энергетике, на транспорте, в медицине, космической, оборонной и др. областях, например, атомных и гидроэлектростанций, летательных аппаратов и др. высокоскоростного транспорта, различных видов вооружения и пр. [5].

Особо следует выделить автономные компьютерные системы, возможности которых полностью определяются на стадии проектирования, например, бортовая аппаратура космических аппаратов для дальних полетов, кардиостимуляторы, вживляемые в тело человека на длительное время.

Особенности FPGA-проектов составляют их естественные ресурсы, например, естественные структурные и временные избыточности, реализуемые в перечисленные достоинства. Вместе с тем, такая реализация до сих пор не носила системного характера и поэтому не может претендовать на их полный охват. Этим объясняется целесообразность дальнейшего выявления и использования естественных ресурсов.

Предлагается решение задачи повышения достоверности результатов вычислений путем выявления и использования естественных ресурсов, обеспечивающих дополнительное маскирование неисправностей микросхем FPGA.

К важным особенностям проектирования компьютерных систем на FPGA следует отнести оперативность получения решений и их гибкость, что позволяет улучшать качество проектов по методу вариантов. Метод предусматривает тиражирование готового решения с допустимы-

ми от него отклонениями по каким-либо параметрам и последующий выбор лучшего из полученного множества решений, выполняемый по основному критерию [6].

Использование метода вариантов полностью оправдано в рамках принципа максимально возможного снижения риска за счет имеющихся ограниченных ресурсов (As Low As Reasonability Applicable / Practicable — ALARA) [5].

Выбор решения может выполняться с использованием аналитических оценок или моделированием. Для FPGA-проектов всегда допустимо перепрограммирование решения при сохранении его функциональности и аппаратной структуры.

Основой для такого тиражирования проектов могут служить два варианта программирования упорядоченной пары LUT, последовательно соединенных между собой так, что выход первого из них подключен непосредственно, через триггер или другие элементы, реализующие самодвойственную функцию, к адресному входу второго.

Два варианта программирования различаются прямым или инверсным значением бита, передаваемого от первого LUT пары ко второму. Инвертирование бита при сохранении внешнего окружения пары LUT достигается инвертированием всех бит памяти первого и переменой мест части значений бит памяти во втором, что выполняется для компенсации инверсного значения на входе адреса. При наличии в проекте n пар последовательно соединенных LUT один проект тиражируется в 2^n решений, сохраняющих единую структуру и отличающихся программным кодом. Например, 10 пар последовательно соединенных LUT обеспечивают получение 1024 вариантов проекта.

Для выбора лучшего решения, например, по критерию повышения достоверности вычисляемых результатов, достигаемого за счет лучшего маскирования характерных неисправностей, достаточно выполнить анализ схемы FPGA-проекта по каждой паре последовательно соединенных LUT независимо от других пар. Анализ и выбор решений может быть выполнен с учетом аппаратной структуры и вида неисправности.

Для маскирования неисправности типа зарастания памяти LUT единицами наилучшим решением является программирование микросхемы FPGA с наибольшим количеством единиц, расположенных в памяти LUT, что снижает вероятность появления неисправности вместе с уменьшением количества нулей. Это всегда можно обеспечить при программировании первых LUT последовательно соединенных пар. Для этого достаточно сохранить содержимое его памяти, если количество нулей не превышает количества единиц, и проинвертировать биты памяти в противном случае. Можно ожидать существенного улучшения проекта с учетом следующих двух замечаний: объем приближенных вычислений и задействованных в них проектов растет; в самой записи приближенного числа с плавающей точкой присутствует операция умножения, которая переходит во все операции над мантиссами, продуцируя в промежуточных и конечных результатах вычислений больше нулей, чем единиц.

Другой тип неисправности — замыкания между соседними разрядами адреса LUT — проявляется в виде ошибки при программировании этих разрядов на формирование различных значений. Инверсией разряда адреса меняются места проявления и не проявление ошибки, что позволяет перераспределять возможности проявления замыканий.

Более точно выбрать лучшее решение можно с привлечением дополнительных естественных ресурсов, например, учетом особенностей используемых рабочих последовательностей. На них может быть рассчитана вероятность появления каждого значения адреса на входах каждого LUT. Это позволяет сместить проявление характерных неисправностей в сторону наименее вероятных значений адресов LUT и, таким образом, снизить вероятность проявления неисправностей, повышая достоверность вычисляемых результатов.

Для компьютерных систем критического применения, которые проектируются для работы в двух режимах: штатном и аварийном, такое смещение позволяет перераспределить проявление неисправностей между этими режимами, поскольку в них на входах цифровых компонентов используются различные рабочие входные последовательности. Смещение проявления неисправностей из аварийного режима в штатный придает таким системам два преимущества: позволяет противостоять накоплению скрытых неисправностей в штатном режиме и повышает достоверность результатов, вычисляемых в аварийном.

Таким образом, выявление и учет естественных ресурсов позволяет улучшать решения, в т.ч. в FPGA-проектах, что особенно важно при построении информационных управляющих систем критического применения, автономных компьютерных систем, для которых нет альтернативы улучшения решений.

Литература

1. FPGA-based NPP I&C Systems: Development and Safety Assessment / E.S. Bakhmach, A.D. Herasimenko, V.A. Golovir and other / ed. V.S. Kharchenko, V.V. Sklyar. — Kirovograd: RPC Radiy, National Aerospace University “KhAI”, SSTC on Nuclear and Radiation Safety, 2008. — 188 p.
2. Гук, М. Аппаратные средства IBM PC: Энциклопедия / М. Гук. — 2-е изд. — СПб: Питер, 2003. — 928 с.
3. Дрозд, О.В. Специализовані архітектури ЕОМ. / О.В. Дрозд, М.В. Лобачев, Ю.В. Дрозд. — Одеса: Наука і техніка, 2004. — 120 с.
4. Рабочее диагностирование безопасных информационно-управляющих систем / А.В. Дрозд, В.С. Харченко, С.Г. Антошук и др.; под ред. А.В. Дрозда, В.С. Харченко. — Харьков: Нац. аэрокосм. ун-т им. Н. Е. Жуковского “ХАИ”, 2012. — 614 с.
5. Безопасность критических инфраструктур: математические инженерные методы анализа и обеспечения / А.В. Боярчук, Е.В. Брежнев, А.В. Горбенко и др., под ред. В.С. Харченко — Харьков: Нац. аэрокосм. ун-т им. Н.Е.Жуковского “ХАИ”, 2011. — 641 с.
6. Кузнецов, Н.А. Метод повышения достоверности результатов, вычисляемых на FPGA / Н.А. Кузнецов, П.А. Якимов, Ю.В. Дрозд // Тр. тринадцатой междунар. науч.-практ. конф. “Современ. информ. и электрон. технологии”. — Одесса, 2012. — С. 94.

References

1. FPGA-based NPP I&C Systems: Development and Safety Assessment / E.S. Bakhmach, A.D. Herasimenko, V.A. Golovir and others / ed. V.S. Kharchenko, V.V. Sklyar. — RPC Radiy, National Aerospace University “KhAI”, SSTC on Nuclear and Radiation Safety, 2008. — 188 p.
2. Guk M. Apparatchnye sredstva IBM PC: Entsiklopediya [Hardware of IBM PC: Encyclopaedia]. 2nd edition. / M. Guk. — St. Petersburg, 2003. — 928 p.
3. Drozd, O.V. Spetsializovani arkhitektury EOM. [Dedicated architectures of computer] / O.V. Drozd, M.V. Lobachev, Yu.V. Drozd. — Odesa: Nauka i tekhnika [Science and Engineering], 2004. — 120 p.
4. Rabochee diagnostirovanie bezopasnykh informatsionno-upravlyayushchikh sistem [On-line testing of the safe information and control systems] / A.V. Drozd, V.S. Kharchenko, S.G. Antoshchuk and others / ed. by A.V. Drozd, V.S. Kharchenko. — Kharkiv: National Aerospace University named after N.E. Zhukovsky “KhAI”, 2012. — 614 p.
5. Bezopasnost' kriticheskikh infrastruktur: matematicheskie inzhenernye metody analiza i obespecheniya [Safety of critical infrastructure: mathematical engineering methods of analysis and support] / A.V. Boyarchuk, E.V. Brezhnev, A.V. Gorbenko and others / ed. by V. S. Kharchenko. — Kharkiv: National Aerospace University named after N.E. Zhukovsky “KhAI”, 2011. — 641 p.
6. Kuznetsov, N.A. Metod povysheniya dostovernosti rezul'tatov, vychislyaemykh na FPGA [A method for raising reliability of the results calculated on FPGA] / N.A. Kuznetsov, P.A. Yakimov, J.V. Drozd // 13th international research practical conference “Modern information and electronic technology”. — Odessa. — 2012. — p. 94.

Рецензент д-р техн. наук, проф. Одес. нац. политехн. ун-та Ситников В.С.

Поступила в редакцию 17 апреля 2013 г.