

32. ОПТИМІЗАЦІЯ VHDL КОДУ ПРИ ПРОЕКТУВАННІ ЦИФРОВОЇ СИСТЕМИ

Шкарбалюк О.О. Науковий керівник — доц. каф. “Комп’ютерні системи”, к.т.н. Бровков В.Г.

При проектуванні будь-якого пристрою завжди доводиться думати про економічну сторону питання: про те, скільки ресурсів буде витрачено при реалізації того чи іншого проекту і наскільки ефективно буде використання цих ресурсів. Навіть при використанні логічних матриць, які спрощують проектування, не слід нехтувати оптимізацією коду, без якої для даного проекту доведеться придбати ПЛИС більшої місткості, що у свою чергу позначиться на бюджеті проекту та його енергоспоживанні.

Метою моєї роботи, була оптимізація коду проекту “Бегущая строка”, на FIFO буфері для імпліmentaції проекту в учбовий стенд з кристалом ПЛИС обмеженої місткості в 64 макрокомірки. Початковий проект “Бегущая строка” на FIFO буфері, що вимагав дуже багато ресурсів, не міг бути імплементований в запропонований кристал.

Стандартна модель FIFO буфера містить деякі вузли, що не використовуються в проекті, такі сигнали як Full, Empty, HalfFull та HalfEmpty. Вони були видалені з проекту.

Буфер FIFO являє собою кільцевий буфер з індексами голови і хвоста. Ці індекси також вимагають ресурсів, оскільки являють собою, в моєму, випадку три-розрядні числа.

При такій (кільцевій) архітектурі буфера потрібно було б реалізувати ще й алгоритм перехресного читання буфера для виведення інформації безпосередньо на дисплей.

Це призвело б до додаткових ресурсних витрат. Було вирішено прив'язати індекс хвоста до початку буфера тим самим ліквідувавши його та режим перехресного читання. Але це привело до необхідності зрушувати інформацію в буфері, перезаписуючи її з однієї комірки в іншу при кожному записі в буфер, тим самим зменшивши швидкодію системи.

Таким чином при проектуванні системи слід приділяти увагу як оптимізації ресурсоспоживання коду, так і швидкодії системи, тому що не завжди оптимізація приводе до її підвищення.