

Грень В.И., студент
Курочкин В.О., студент
Кузнецов Н.А., старший преподаватель
*Кафедра информационных систем
Кафедра компьютерных интеллектуальных систем и сетей
Одесский Национальный Политехнический Университет*

ИССЛЕДОВАНИЕ СПЕЦИАЛИЗИРОВАННЫХ КОМПЬЮТЕРНЫХ СИСТЕМ НА БАЗЕ FPGA

В рамках исследования рассмотрены вопросы повышения достоверности результатов работы устройств на базе FPGA при характерных неисправностях. Представлена среда для моделирования и отладки таблиц поиска (Look-up table - LUT).

Введение. Часто для разработки и исследования устройств, построенных с использованием таблиц поиска (Look-up table или LUT), необходимы сложные программные и аппаратные комплексы. Так для разработки устройств с использованием микросхем FPGA необходимо иметь саму микросхему, как аппаратное обеспечение для отладки проекта [1]. Также для более глубокой разработки нужно владеть информацией об описании таблиц поиска в конкретной среде проектирования. При разработке программных таблиц поиска ситуация еще хуже, так как не существует среды отладки для таблиц поиска, реализованных программным путем.

Цель работы. Целью исследования является создание актуальной системы моделирования и отладки таблиц поиска (Look-up table - LUT), позволяющей оценить повышение достоверности результатов работы устройств на базе FPGA при характерных неисправностях.

Основная часть работы. В процессе эксплуатации вычислительных устройств построенных на FPGA часто возникают характерные неисправности, такие как «закоротка», «константные неисправности», «заростание» блоков памяти нулями или единицами. В этой связи возникает задача оценки влияния неисправности на достоверность окончательного результата выдаваемого устройством. Для решения данной задачи была разработана система анализа результатов работы FPGA при характерных неисправностях [2].

Система позволяет задавать содержимое таблиц поиска (Look-up table - LUT), которые являются основой любого FPGA устройства. Разработчики ПЛИС

Схема на базе LUT и её анализ представлены на рисунке 1. Анализ схемы не составляет труда, как и её построение. Начальный набор элементов системы будет расширяться. Так как элементы программы являются внешними классами и связь между ними организована с помощью независимых блоков входов и выходов, разработка операционных элементов сторонними разработчиками не составляет труда.

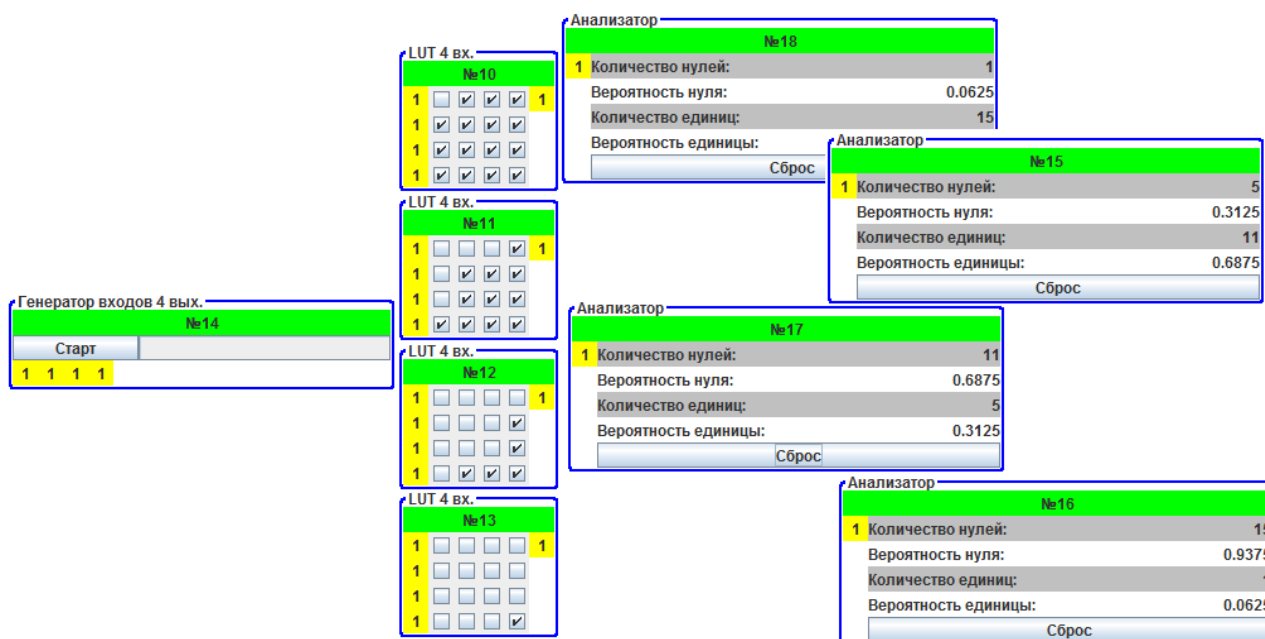


Рисунок 1– Анализ схемы сортировки единиц

Реализованная модель таблиц поиска обладает достаточной универсальностью и может применяться для моделирования булевых функций и стандартных логических элементов.

Выводы. Разработанная среда моделирования решает задачи построения схем с использованием таблиц поиска и анализа их работы. Таблицы поиска могут применяться для ускорения решения задач, требующих многограновые комбинационные схемы, так как при любом наборе входных значений скорость выборки из таблицы постоянна и как правило достаточная для быстрого срабатывания устройства.

Востребованность программы напрямую зависит от необходимости использовать таблицы поиска. Так как технология FPGA основана на LUT, и является лидирующей на рынке, то и разработка подобного программного модуля не лишена смысла.

Использование программы не ограничивается анализом программных таблиц поиска или LUT в FPGA схемах. Благодаря открытому исходному коду и модульности разработанных компонентов систему легко можно дополнить нужным операционным элементом. При помощи стандартных элементов вполне возможно моделировать логические элементы и схемы, что является ценной возможностью в областях информационных технологий, связанных с использованием таблиц поиска.

Руководитель старший преподаватель ИКС Кузнецов Н.А.

Литература

Грушвицкий Р.И. Проектирование систем на микросхемах с программируемой структурой / Р. И. Грушвицкий, А.Х. Мурсаев, Е.П. Угрюмов. – СПб.: БХВ, 2010. – 650 с.

Paul S. Reconfigurable Computing Using Content Addressable Memory for Improved Performance and Resource Usage / S. Paul, S. Bhunia // Proceedings of Design Automation Conference ACM/IEEE (DAC-2008). – Anaheim, 2008. – P. 786–791.

Maxfield C. The Design Warriors Guide to FPGAs: Design, Tools and Flows / C. Maxfield. – USA, Burlington: Newnes, 2004. – 542 p.

Дрозд Ю.В. Естественные ресурсы компьютерных систем на базе FPGA / Ю.В. Дрозд, А.В. Дрозд, Н.А. Кузнецов // Труды Одесского политехнического университета. – Одесса, 2013. – Вып. 2 (41). – С. 223–226.

Кузнецов Н.А. Метод повышения достоверности результатов, вычисляемых на FPGA / Н.А. Кузнецов, П.А. Якимов, Ю.В. Дрозд // Труды международной научно-практической конференции “Современные информационные и электронные технологии”. – Одесса, 2012. – С. 94.